

Call for Papers



Workshop:

Verschwindet die Grenze zwischen Hardware- und Software-Entwicklung? - Konsequenzen, Probleme und Chancen

DGLR-Fachausschuss Q3.4 Software Engineering

Seit Einführung programmierbarer Hardware werden zunehmend Funktionen und Algorithmen von der Software in die Hardware verlagert. Verfahren wie High Level Synthesis ermöglichen sogar die direkte Übersetzung von Algorithmen aus C, C++, SystemC oder Matlab in programmierbare Hardware. Die Verarbeitung rechenintensiver Algorithmen wird vermehrt auf Graphikprozessoren ausgelagert und moderne Hardware-Architekturen wie Mehrkernprozessoren und System-on-Chip prägen die Softwareentwicklung. Die Grenze zwischen Hardware- und Softwareentwicklung wird damit aufgeweicht, mit enormen Konsequenzen hinsichtlich Komplexität, Testbarkeit und Zulassbarkeit.

Der geplante Workshop soll u.a. folgende Fragen behandeln:

- Erfahrungsberichte zum Einsatz von programmierbarer Logik und massiv parallelen Hardware-Architekturen (Multi-Core, GPUs).
- Verfahren und Heuristiken zur Allokation von Funktionen auf Hard- oder Software – speziell der Zeitpunkt im Entwicklungsprozess.
- Kriterien zur Auswahl geeigneter Hardware – FPGA oder GPU?
- Test- und Nachweisverfahren für hoch-integrierte Hardware- und Software-Komponenten.
- Sicherheits- und Zuverlässigkeitsanalysen hoch-integrierter Komponenten.
- Zulassung von komplexer Hardware wie programmierbarer Logik, Mehrkern- und Graphikprozessoren sowie System-on-Chips.

Im Workshop ist ein reger Erfahrungsaustausch auf Fachebene geplant. Dazu suchen wir Vorträge und Erfahrungsberichte aus der industriellen Praxis oder der industrienahen Forschung, die sich mit den dargestellten Themen befassen. Aufgrund der übergreifenden Bedeutung des Themas sind auch Vorträge aus anderen Fachrichtungen außerhalb der Luft- und Raumfahrt willkommen.

Jeder Vortrag sollte ca. 30 Minuten dauern, anschließend sind 15 Minuten Diskussion vorgesehen. Zwecks Vorbereitung des Workshops wird um die Zusendung einer Kurzfassung des Vortrags bis spätestens 28. Juli 2017 gebeten. Der Workshop findet am 11. Oktober 2017 an der Technischen Universität München in Garching statt. Die Teilnahme ist kostenlos. Eine Mitgliedschaft in der DGLR ist nicht Voraussetzung für die Teilnahme.

Für weitere Informationen und zur Vortragsanmeldung steht Ihnen die Leitung des Fachausschusses Q3.4 zur Verfügung:

Richard Seitz

Airbus Defence and Space

Richard.Seitz@airbus.com

Frank Dordowsky

ESG Elektroniksystem- und Logistik-GmbH

Frank.Dordowsky@esg.de

Mittwoch, 11. Oktober 2017
Technische Universität München in Garching